

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-166975

(43)Date of publication of application : 24.06.1997

(51)Int.Cl.

G09G 5/36

(21)Application number : 07-348098 (71)Applicant : SONY COMPUTER ENTERTAINMENT:KK

(22)Date of filing : 15.12.1995 (72)Inventor : OKA MASAOKI

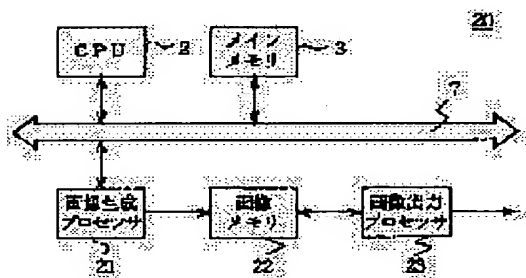
(54) PICTURE GENERATION DEVICE AND PICTURE GENERATION METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To reduce needless data processing by storing picture data generated by a picture generation section in a picture memory section, inputting picture data to a picture output section, changing picture data to desired picture data by inputting it to a picture output section, and outputting it.

SOLUTION: A program for generating picture is stored in a main memory 3. A CPU 2 outputs a plotting command to a picture generation processor 21 according to the program, the picture generation processor 21 writes an address of a texture region in which a pixel value to be displayed in a display region of a

picture memory 22 is stored according to it. Also, it writes normal line vectors of each point. A picture output processor 23 reads out a display region of the picture memory 22 according to a video synchronizing signal, reads out the texture pixel value from a texture region of the picture memory 22 according to read out texture address, and outputs a value in which the inner product of a read out normal line vector and a light



source vector is multiplied by the texture pixel value as a pixel value.

LEGAL STATUS

[Date of request for examination] 05.04.2002

[Date of sending the examiner's decision of rejection] 06.01.2004

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3553249

[Date of registration] 14.05.2004

[Number of appeal against examiner's decision of rejection] 2004-02096

[Date of requesting appeal against examiner's decision of rejection] 04.02.2004

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-166975

(43) 公開日 平成9年(1997)6月24日

(51) Int.Cl.⁶

G 0 9 G 5/36

識別記号

5 1 0

庁内整理番号

9377-5H

F I

G 0 9 G 5/36

技術表示箇所

5 1 0 V

審査請求 未請求 請求項の数 8 F D (全 9 頁)

(21) 出願番号

特願平7-348098

(22) 出願日

平成7年(1995)12月15日

(71) 出願人 395015319

株式会社ソニー・コンピュータエンタテインメント

東京都港区赤坂7-1-1

(72) 発明者 岡 正昭

東京都港区赤坂8丁目1番22号株式会社ソニー・コンピュータエンタテインメント内

(74) 代理人 弁理士 田辺 恵基

(54) 【発明の名称】 画像生成装置及び画像生成方法

(57) 【要約】

【課題】本発明は画像生成装置及び画像生成方法において、不必要なデータ処理を軽減し得る。

【解決手段】制御手段と、画像生成のためのプログラムを格納するメインメモリと、プログラムに基づいて画像を生成する画像生成手段とが、それぞれシステムバスに接続してなる画像生成装置の画像生成手段に、所定の画像を生成する画像生成部と、画像生成部によつて生成された画像データを記憶する画像メモリ部と、画像データを入力して所望の画像データに変形し、当該画像データを出力する画像出力部とを備える。

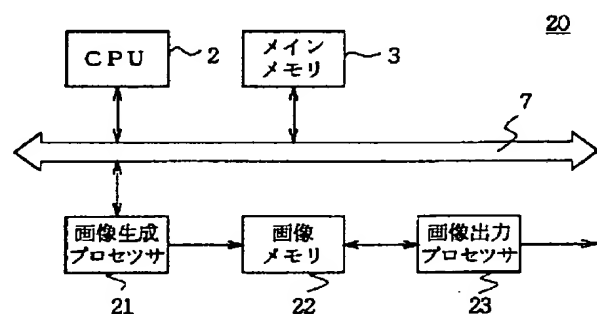


図1 本発明の画像生成装置

【特許請求の範囲】

【請求項1】制御手段と、画像生成のためのプログラムを格納するメインメモリと、上記プログラムに基づいて画像を生成する画像生成手段とが、それぞれシステムバスに接続してなる画像生成装置において、上記画像生成手段は、
所定の画像を生成する画像生成部と、
上記画像生成部によって生成された画像データを記憶する画像メモリ部と、
上記画像データを入力して所望の画像データに変形し、当該画像データを出力する画像出力部とを具えることを特徴とする画像生成装置。

【請求項2】上記画像メモリ部は、表示すべき画素値が格納されているアドレスを記憶し、所定の同期信号に従って読み出された上記アドレスに基づいて、表示すべき画素値をさらに読み出し表示することを特徴とする請求項1に記載の画像生成装置。

【請求項3】上記画像メモリ部は、表示すべき画素値を求める過程の所定の中間値を記憶し、
所定の同期信号に従って読み出された上記中間値に基づいて、表示すべき画素値を計算し表示することを特徴とする請求項1に記載の画像生成装置。

【請求項4】上記画像メモリ部は、表示すべき画素値を求める過程の所定中間値と、参照すべき画素値が格納されているアドレスとを記憶し、所定の同期信号に従って読み出された上記中間値及び上記参照すべき画素値に基づいて、表示すべき画素値を計算し表示することを特徴とする請求項1に記載の画像生成装置。

【請求項5】制御手段と、画像生成のためのプログラムを格納するメインメモリと、画像を生成する画像生成手段とがそれぞれシステムバスに接続され、上記プログラムに基づいて画像を生成する画像生成方法において、上記画像生成手段内に配設される画像生成部で所定の画像を生成し、
上記画像生成部によって生成された画像データを画像メモリ部に記憶させ、
上記画像データを画像出力部に入力して所望の画像データに変形し、当該画像データを出力することを特徴とする画像生成方法。

【請求項6】上記画像メモリ部は、表示すべき画素値が格納されているアドレスを記憶し、所定の同期信号に従って読み出された上記アドレスに基づいて、表示すべき画素値をさらに読み出し表示することを特徴とする請求項5に記載の画像生成方法。

【請求項7】上記画像メモリ部は、表示すべき画素値を求める過程の所定の中間値を記憶し、
所定の同期信号に従って読み出された上記中間値に基づ

いて、表示すべき画素値を計算し表示することを特徴とする請求項5に記載の画像生成方法。

【請求項8】上記画像メモリ部は、表示すべき画素値を求める過程の所定中間値と、参照すべき画素値が格納されているアドレスとを記憶し、所定の同期信号に従って読み出された上記中間値及び上記参照すべき画素値に基づいて、表示すべき画素値を計算し表示することを特徴とする請求項5に記載の画像生成方法。

【発明の詳細な説明】

【0001】

【目次】以下の順序で本発明を説明する。

発明の属する技術分野

従来の技術（図9～図12）

発明が解決しようとする課題（図13）

課題を解決するための手段

発明の実施の形態

（1）画像生成装置の構成（図1～図5）

（2-1）3次元のポリゴンにテクスチャマッピングをする場合（図6）

（2-2）3次元のポリゴンにフォンシェーディングをする場合（図7）

（2-3）3次元ポリゴンにテクスチャマッピングを行ないさらにフォンシェーディングをする場合（図8）

発明の効果

【0002】

【発明の属する技術分野】本発明は画像生成装置及び画像生成方法に関し、特にゲーム機、コンピュータなど、画像メモリを有し、計算によって生成した画像や、記憶装置から読み出した画像を画像メモリ上に描画し、ディスプレイ上に表示するものに適用して好適である。

【0003】

【従来の技術】従来、画像メモリ上に画像データを描画し、これらをテレビの同期信号に従って読み出し表示する画像生成装置では、画像メモリ上に表示すべき画素値そのものをならべて置き、読み出し装置は単にそれらをビデオ同期信号に従って読み出し、D/A（デジタル/アナログ）変換してディスプレイ上に表示するものが主であった。

【0004】ここで、従来の画像生成装置の構成例を図9に示す。画像生成装置1は、CPU2、メインメモリ3、画像生成プロセッサ4、画像メモリ5、画像出力プロセッサ6でなっており、CPU2、メインメモリ3及び画像生成プロセッサ4は、それぞれメインバス7に接続されておりデータを授受できるようになっている。また、画像生成プロセッサ4と画像メモリ5がデータ授受し得るように接続されている。画像メモリ5からの出力信号は画像出力プロセッサ6を介してモニタ等へ送出されるように接続されている。ここでのメインメモリ3は、画像を生成するためのプログラムが格納されてい

る。

【0005】まず、従来の画像生成装置1における3次元のポリゴンにテクスチャマッピングをする場合について説明する。ポリゴンとは描画装置が扱う図形の最小単位（三角形や四角形）をいう。CPU2は、メインメモリ3に格納されているプログラムに従って描画命令を画像生成プロセッサ4に出力し、画像生成プロセッサ4は描画命令に従って画像メモリ5からテクスチャ画像を読み出す。この画像メモリ5から読み出されたテクスチャ画像に変形を加えた後、再び画像メモリ5内のディスプレイ領域11に書き込む。画像出力プロセッサ6はビデオ同期信号に従って画像メモリ5内のディスプレイ領域を読み出し、出力する。

【0006】図10は上述した3次元のポリゴンにテクスチャマッピングが行なわれているときの画像メモリ5内のメモリ領域10の内容を示す。メモリ領域10は、表示すべき画像が生成されるディスプレイ領域11と、テクスチャ画像の蓄えられているテクスチャ領域12とで形成されている。ディスプレイ領域11には複数のポリゴンの領域が計算され、対応するテクスチャ画素が読み出されて変形され書き込まれる。

【0007】例えば、三角形ABCにテクスチャ12aの三角形PQRをテクスチャマッピングするためには、三角形ABC内に含まれる各点Eに対応する三角形PQR内の点Sの画素値をコピーする。これらの処理はすべて画像生成プロセッサ4によつて行なわれ、終了した後に画像メモリ5のディスプレイ領域11に書き込まれる。

【0008】次に、従来の画像生成装置1における3次元ポリゴンにフォンシェーディングをする場合について説明する。CPU2はプログラムに従って描画命令を画像生成プロセッサ4に出力し、画像生成プロセッサ4はこの命令に従ってポリゴンの頂点座標とそれに含まれる画素の値を計算し、画像メモリ5内のディスプレイ領域11に書き込む。画像出力プロセッサ6はビデオ同期信号に従って画像メモリ5内のディスプレイ領域11を読み出し出力する。

【0009】図11(A)及び(B)は、上述した3次元ポリゴンにフォンシェーディングが行なわれているときの画像メモリ5におけるメモリ領域10の内容を示している。以下に述べる処理は全て画像生成プロセッサ4によつて行われるものである。メモリ領域10内のディスプレイ領域11には複数のポリゴンの領域が計算されそれに含まれる画素の値が計算され書き込まれる。例えば、三角形ABCをフォンシェーディングするためには三頂点A、B、C上の法線から三角形内の点E上の法線を求め、当該法線と光源ベクトルの内積をとつたものをその点の画素値とする。この処理の後、画像メモリ5のディスプレイ領域11に書き込まれる。

【0010】さらに、従来の画像生成装置1における3次元のポリゴンにテクスチャマッピングを行い、さらに

フォンシェーディングをする場合について説明する。CPU2はプログラムに従って描画命令を画像生成プロセッサ4に出力し、画像生成プロセッサ4はこの命令に従って画像メモリ5からテクスチャ画像を読み出し変形を加えたあとシェーディングを行ない再び画像メモリ5内のディスプレイ領域11に書き込む。画像出力プロセッサ6はビデオ同期信号に従って画像メモリ5内のディスプレイ領域11を読み出して出力する。

【0011】図12(A)及び(B)は上述した3次元のポリゴンにテクスチャマッピングが行われ、その後フォンシェーディングが行なわれているときの画像メモリ5内のメモリ領域10の内容を示している。以下の処理は全て画像生成プロセッサ4によつて行われるものである。メモリ領域10内のディスプレイ領域11には複数のポリゴンの領域が計算され、対応するテクスチャ画像が読み出されて変形されシェーディングが行われ書き込まれる。

【0012】例えば、三角形ABCにテクスチャ12aの三角形PQRをテクスチャマッピングするためには三角形ABCに含まれる各点Eに対応する三角形PQR内の点Sの画素値をコピーする。さらに、三頂点A、B、C上の法線から三角形内の点E上の法線を求め、当該法線と光源ベクトルの内積をとり、当該点のテクスチャ値とかけあわせて画素値とする。この後、画像メモリ5のディスプレイ領域11に書き込まれる。

【0013】

【発明が解決しようとする課題】ところが、上述の構成においては、画像データを記憶してある画像メモリ5のメモリ領域10（テクスチャ領域12）から画素データを画像生成プロセッサ4が一旦読み出し、処理を加えた後、画像メモリ5に書き込む必要がある。つまり、ひとつの画素を処理するためには、画像メモリ5からの読み出しと画像メモリ5への書き込みを最低各1回ずつ必要とする欠点がある。

【0014】また、画像生成では3次元の物体をリアルに表現するため「隠面消去」という技術が使われる。例えば、図13に示すような上書きによつて隠面消去が行なわれた画像では、実際には画面上に表示されているポリゴンより多くのポリゴンがメモリ内に書き込まれている。この隠面消去により、一旦、画像メモリ5のメモリ領域10上に描かれた画像データでも上書きされ消えることがあるが、この上書きによつて消される画像データの処理が無駄になる問題がある。

【0015】本発明は以上の点を考慮してなされたもので、不必要なデータ処理を軽減し得る画像生成装置及び画像生成方法を実現しようとするものである。

【0016】

【課題を解決するための手段】かかる課題を解決するため本発明においては、制御手段と、画像生成のためのプログラムを格納するメインメモリと、プログラムに基づ

10

20

30

40

50

いて画像を生成する画像生成手段とが、それぞれシステムバスに接続してなる画像生成装置において、画像生成手段は、所定の画像を生成する画像生成部と、画像生成部によつて生成された画像データを記憶する画像メモリ部と、画像データを入力して所望の画像データに変形し、当該画像データを出力する画像出力部とを設ける。

【0017】また本発明においては、制御手段と、画像生成のためのプログラムを格納するメインメモリと、画像を生成する画像生成手段とがそれぞれシステムバスに接続され、プログラムに基づいて画像を生成する画像生成方法において、画像生成手段内に配設される画像生成部で所定の画像を生成し、画像生成部によつて生成された画像データを画像メモリ部に記憶させ、画像データを画像出力部に入力して所望の画像データに変形し、当該画像データを出力するようにする。

【0018】画像生成装置においては、画像生成手段に、所定の画像を生成する画像生成部と、画像生成部によつて生成された画像データを記憶する画像メモリ部と、画像データを入力して所望の画像データに変形し、当該画像データを出力する画像出力部とを設けることにより、データ処理量を軽減することができる。

【0019】また画像生成方法においては、画像生成手段内に配設される画像生成部で所定の画像を生成し、画像生成部によつて生成された画像データを画像メモリ部に記憶させ、画像データを画像出力部に入力して所望の画像データに変形し、当該画像データを出力することにより、データ処理量を軽減することができる。

【0020】

【発明の実施の形態】以下図面について、本発明の一実施例を詳述する。

【0021】(1) 画像生成装置の構成

図9との対応部分に同一符号を付した図1は、本発明の画像生成装置20の全体構成を示す。画像生成装置20は、CPU2、メインメモリ3、画像生成プロセッサ21、画像メモリ22、画像出力プロセッサ23でなっており、CPU2、メインメモリ3及び画像生成プロセッサ21は、それぞれメインバス7に接続されておりデータを授受できるようになっている。また、画像生成プロセッサ21はデータの出力先となる画像メモリ22と接続されており、画像メモリ22と画像出力プロセッサ23はデータを相互に授受できるように接続されており、画像出力プロセッサ23からの出力データはモニタ等に送出されるようになされている。ちなみにメインメモリ3には、画像を生成するためのプログラムが格納されている。

【0022】次に、画像メモリ22内に蓄えられる情報例を図2に示す。画像メモリ22に蓄える情報としては4種類の画素モード(mode=0~3)がある。これらの各画素モードは、ディスプレイ領域の各画素に格納されるデータの意味を表している。例えば、mode=0は「R

GB」のデータを表し、mode=1は「テクスチャアドレス」、mode=2は「法線ベクトル」、mode=3は「テクスチャアドレスと法線ベクトル」のデータをそれぞれ表している。

【0023】また、図3においてはディスプレイ領域、テクスチャ領域及び画素モードの対応について表している。画素モードは前述のようにmode=0~3でなっている。mode=0はディスプレイ領域内の座標値(R、G、B)を表し、mode=1はテクスチャアドレスとしてテクスチャ領域のページ数Tp及び当該テクスチャ領域内の座標値(U、V)を表す。また、mode=2はディスプレイ領域における法線ベクトル(Nx、Ny、Nz)を表し、mode=3はmode=1とmode=2の内容すなわちテクスチャアドレスと法線ベクトルを表している。

【0024】ここで、図4においては、画像出力プロセッサ23の構成例を示す。画像出力プロセッサ23は、モード判定回路24、リードアドレスゲン25、インナープロダクト26、データセクタ27及び積算器28で構成されている。このモード判定回路24は、画像メモリ22から送出されるデータを入力し、当該データのモード判定結果をデータセクタ27へと出力するようになされている。

【0025】画像メモリ22からのデータがmode=0の場合、データセクタ27へと出力され、mode=1の場合、データセクタ27へと出力されると共にテクスチャ領域の座標値(U、V)のアドレスをリードアドレスゲン25を介して、当該アドレスを画像メモリ22に出力する。また、画像メモリ22からのデータがmode=2の場合、画像メモリ22からのデータである法線ベクトル(Nx、Ny、Nz)と光源ベクトルをインナープロダクト26で内積を求め、データセクタ27へと出力される。さらにmode=3の場合、mode=2の場合と同様に得られた法線ベクトルと光源ベクトルの内積と、mode=1のテクスチャアドレスを用いて画像メモリ22から読みだしたmode=0のRGB値とを積算器28でかけたものをデータセクタ27へと出力する。このデータセクタ27は、入力される各データのうちモード判定回路24から送出される判定結果で得られたモードに対応するデータを外部へと出力する。

【0026】この画像出力プロセッサ23でのモード判定回路24によるモード判定の処理手順を表すフローチャートを図5に示す。まず、ステップSP1で処理を開始する。ステップSP2において、モード判定を行い、当該判定結果がmode=0のとき、ステップSP3へと移る。ステップSP3では、画像メモリ22にRGB値を書き込み、ステップSP4で画像メモリ22からRGB値を読みだし、ステップSP5へと移る。また、ステップSP2のモード判定結果がmode=1のとき、ステップSP6へと移り、画像メモリ22にテクスチャアドレスを書き込む。この後ステップSP7へ移り、画像メモリ

10

20

30

40

50

22から読みだしたテクスチャアドレスで再度画像メモリ22からRGB値を読みだし、ステップSP5へと移る。

【0027】さらに、前述のモード判定結果がmode=2のとき、ステップSP8へと移り、画像メモリ22に法線ベクトルを書き込む。この後ステップSP9へ移り、画像メモリ22から読みだした法線ベクトルと光源ベクトルの内積値をRGB値とし、ステップSP5へ移る。またさらにモード判定結果がmode=3のとき、ステップSP10へと移り、画像メモリ22に法線ベクトルとテクスチャアドレスを書き込む。この後ステップSP11へ移り、画像メモリ22から読みだした法線ベクトルと光源ベクトルの内積を、画像メモリ22から読みだしたテクスチャアドレスを用いて読みだしたRGB値にかけて、ステップSP5へ移る。ここでステップSP5ではRGB値を出力し、ステップSP12で処理終了となる。

【0028】(2-1) 3次元のポリゴンにテクスチャマッピングをする場合

以上の構成において、まず3次元のポリゴンにテクスチャマッピングをする場合について述べる。CPU1はメインメモリ3内に格納されているプログラムに従って描画命令を画像生成プロセッサ21に出力し、当該画像生成プロセッサ21はこの命令に従って画像メモリ22のディスプレイ領域31に表示すべき画素値の格納されているテクスチャ領域32aのアドレスを書き込む。画像出力プロセッサ23はビデオ同期信号に従って画像メモリ22のディスプレイ領域31を読み出し、読み出したテクスチャアドレスに従って画像メモリ22のテクスチャ領域32aからテクスチャ画素値を読みだし出力する。

【0029】図6は画像生成プロセッサ21で行なわれる処理によるメモリ領域30を示す。ここでは、画像生成プロセッサ21が三角形の頂点アドレスとテクスチャアドレスをうけとり画像メモリ22上に描画する場合を示す。画像生成プロセッサ21は三角形ABCの3頂点と内点Eの位置関係から描画すべき画素値の格納されている位置すなわちテクスチャアドレスを計算し、三角形ABCの内点Eに当該テクスチャアドレスを書き込む。

【0030】(2-2) 3次元のポリゴンにフォンシェーディングをする場合

次に、3次元のポリゴンにフォンシェーディングをする場合について述べる。メインメモリ3には画像を生成するためのプログラムが格納されている。CPU2はプログラムに従って描画命令を画像生成プロセッサ21に出力し、画像生成プロセッサ21はそれに従って画像メモリ22のディスプレイ領域31にポリゴンのRGB値と各点の法線ベクトルを書き込む。画像出力プロセッサ23はビデオ同期信号に従って画像メモリ22のディスプレイ領域31を読み出し、読み出した法線ベクトルと光

源ベクトルの内積をポリゴンのRGB値にかけた画素値として出力する。

【0031】図7は画像生成プロセッサ21で行なわれる処理によるメモリ領域30を示す。ここでは、画像生成プロセッサ21が三角形の頂点アドレスと法線ベクトルを受け取り画像メモリ22上に描画する場合を示す。画像生成プロセッサ21は三角形ABCの3頂点と内点Eの位置関係から描画すべき画素上の法線ベクトルを計算し、三角形ABCの内点EにポリゴンのRGB値と法線ベクトルを書き込む。

【0032】(2-3) 3次元ポリゴンにテクスチャマッピングを行ないさらにフォンシェーディングをする場合

次に、3次元ポリゴンにテクスチャマッピングを行ないさらにフォンシェーディングをする場合について述べる。メインメモリ3には画像を生成するためのプログラムが格納されている。CPU2はプログラムに従って描画命令を画像生成プロセッサ21に出力し、画像生成プロセッサ21はそれに従って画像メモリ22のディスプレイ領域31に表示すべき画素値の格納されているテクスチャ領域のアドレスを書き込む。また、各点の法線ベクトルを書き込む。画像出力プロセッサ23はビデオ同期信号に従って画像メモリ22のディスプレイ領域を読み出し、読み出したテクスチャアドレスに従って画像メモリ22のテクスチャ領域からテクスチャ画素値を読み出し読み出した法線ベクトルと光源ベクトルの内積を、テクスチャ画素値にかけたものを画素値として出力する。

【0033】図8は画像生成プロセッサ21で行なわれる処理によるメモリ領域30を示す。ここでは、画像生成プロセッサ21が三角形の頂点アドレス、テクスチャアドレス、法線ベクトルをうけとり画像メモリ22上に描画する場合を示す。画像生成プロセッサ21は三角形ABCの3頂点と内点Eの位置関係から描画すべき画素値の格納されている位置すなわちテクスチャアドレスを計算し、三角形ABCの内点Eに当該テクスチャアドレスを書き込む。また、描画すべき画素上の法線ベクトルを計算し、三角形ABCの内点EにポリゴンのRGB値と法線ベクトルを書き込む。

【0034】以上の構成によれば、従来画面メモリに書き込む前に画像生成プロセッサで行なっていた処理の一部を画像出力プロセッサで読み出したあとに行なうことにより、画像データをテクスチャ領域32から読み出すことなく画像メモリ22へのアドレスの書き込みだけで行なえるようにし、処理量を軽減する。すなわち、画像生成プロセッサ21はディスプレイ領域31への書き込みだけで描画が行なえる。また画像出力プロセッサ33はどんな場合でもディスプレイ領域31に含まれる画素の数だけ処理をすれば良く、ポリゴンが多重に重なっているような画像でも表示する画素分の処理だけで表示が行なえる。以上のことから、最終的に表示される画素分

の処理だけであるため、画像データの処理量を軽減することができる。

【0035】

【発明の効果】以上のように本発明によれば、制御手段と、画像生成のためのプログラムを格納するメインメモリと、プログラムに基づいて画像を生成する画像生成手段とが、それぞれシステムバスに接続してなる画像生成装置において、所定の画像を生成する画像生成部と、画像生成部によつて生成された画像データを記憶する画像メモリ部と、画像データを入力して所望の画像データに変形し、当該画像データを出力する画像出力部とを画像生成手段として設けることにより、従来に比してデータ処理量を軽減し得る画像生成装置を実現できる。

【0036】また本発明によれば、画像生成手段内に配設される画像生成部で所定の画像を生成し、画像生成部によつて生成された画像データを画像メモリ部に記憶させ、画像データを画像出力部に入力して所望の画像データに変形し、当該画像データを出力することにより、従来に比してデータ処理量を軽減し得る画像生成方法を実現できる。

【図面の簡単な説明】

【図1】本発明の画像生成装置の構成を示す略線的ブロック図である。

【図2】画素モード例を示す図表である。

【図3】画像メモリ内のディスプレイ領域及びテクスチャ領域を説明に供する略線図である。

【図4】画像出力プロセッサの構成を示す略線的ブロック図である。

* 【図5】画像出力プロセッサのモード判定による処理手順を示すフローチャートである。

【図6】3次元ポリゴンにテクスチャマッピングをする際のメモリ領域を示す略線図である。

【図7】3次元ポリゴンにフオンシェーディングをする際のメモリ領域を示す略線図である。

【図8】3次元ポリゴンにテクスチャマッピングをした後に、フオンシェーディングをする際のメモリ領域を示す略線図である。

10 【図9】従来の画像生成装置の構成を示す略線的ブロック図である。

【図10】従来の画像生成装置による3次元ポリゴンにテクスチャマッピングをする際のメモリ領域を示す略線図である。

【図11】従来の画像生成装置による3次元ポリゴンにフオンシェーディングをする際のメモリ領域を示す略線図である。

20 【図12】従来の画像生成装置による3次元ポリゴンにテクスチャマッピングをした後に、フオンシェーディングをする際のメモリ領域を示す略線図である。

【図13】隠面消去によるポリゴンを示す略線図である。

【符号の説明】

1……画像生成装置、2……CPU、3……メインメモリ、4、21……画像生成プロセッサ、5、22……画像メモリ、6、23……画像出力プロセッサ、7……メインバス、10、30……メモリ領域、11、31……ディスプレイ領域、12、32……テクスチャ領域。

【図1】

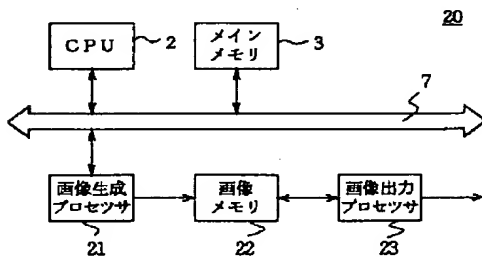


図1 本発明の画像生成装置

【図2】

画素モード mode=0	R	G	B			
画素モード mode=1	テクスチャ ページ-tp	テクスチャ アドレス-U	テクスチャ アドレス-V			
画素モード mode=2	Nx	Ny	Nz			
画素モード mode=3	tp	U	V	Nx	Ny	Nz

図2 画素モード

【図3】

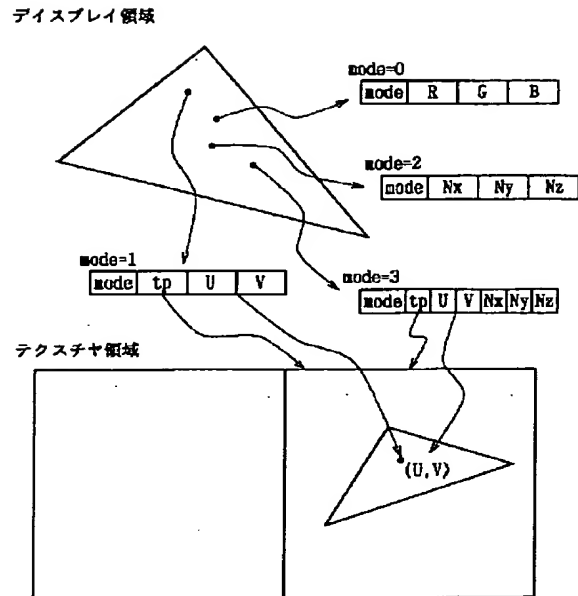


図3 ディスプレイ領域及びテクスチャ領域

【図6】

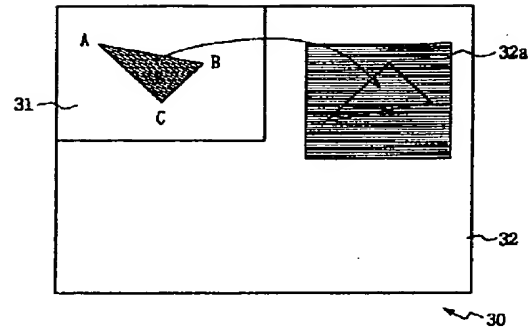


図6 3次元ポリゴンにテクスチャマッピングをする際のメモリ領域

【図4】

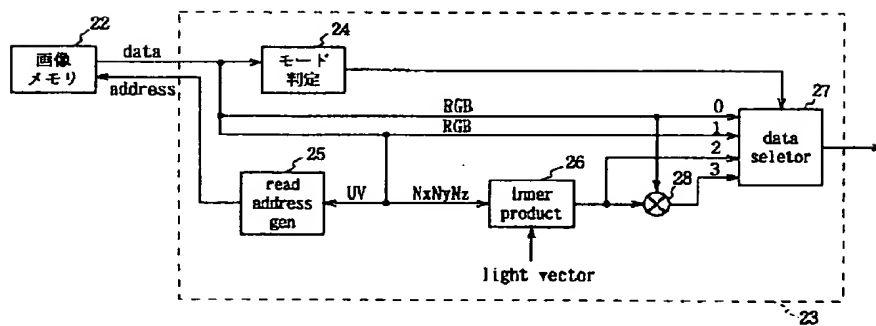


図4 画像メモリと画像出力プロセッサ

【図5】

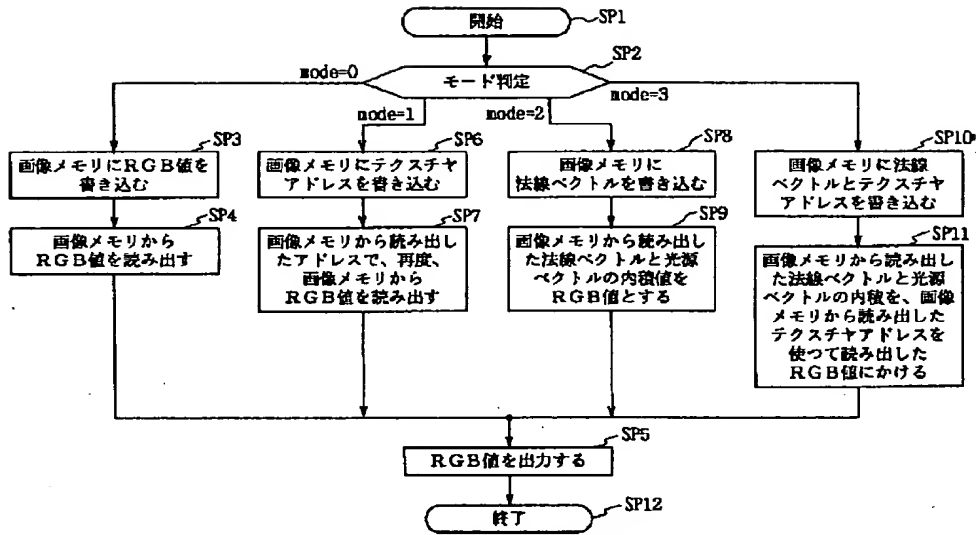


図5 モード判定による処理手順

【図7】

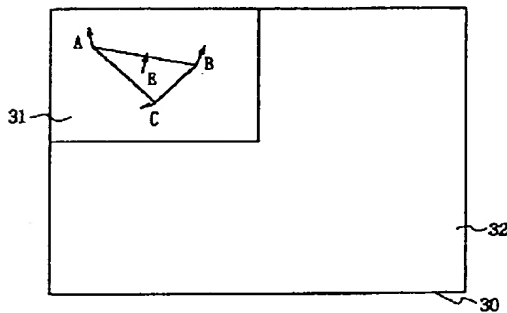


図7 3次元ポリゴンにフォンシェーディングをする際のメモリ領域

【図8】

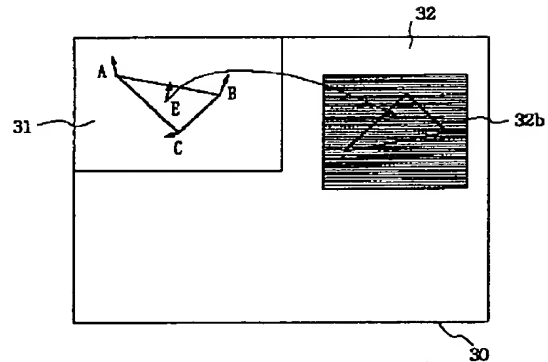


図8 3次元ポリゴンにテクスチャマッピングした後にフォンシェーディングをする際のメモリ領域

【図9】

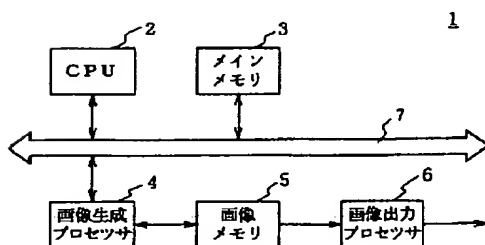


図9 従来の画像生成装置

【図13】

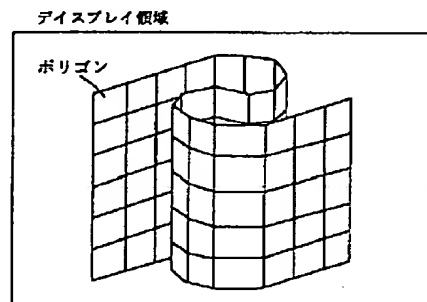


図13 隠面消去によるポリゴン

【図10】

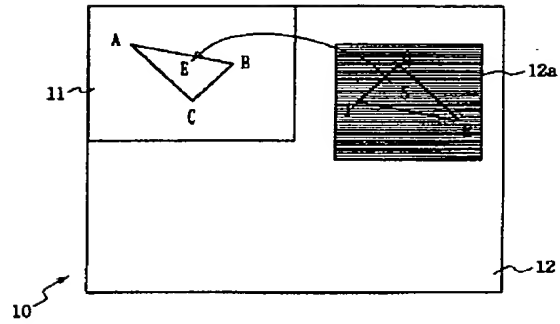
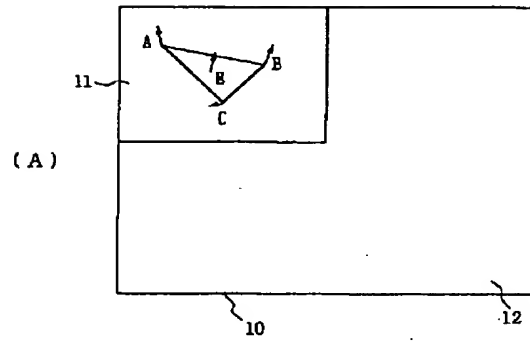


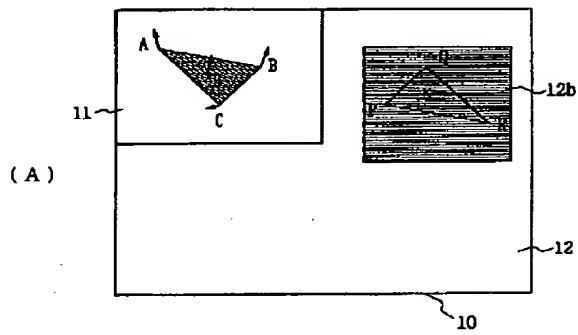
図10 3次元ポリゴンにテクスチャマッピングをする際のメモリ領域

【図11】

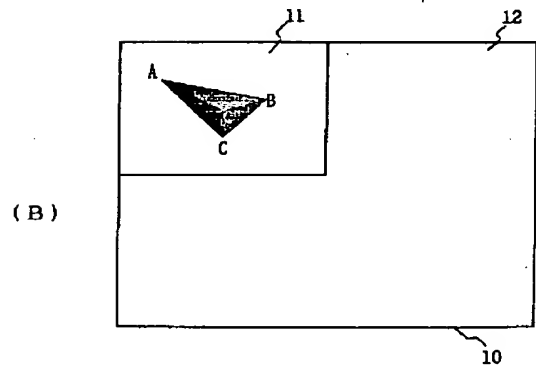


(A)

【図12】

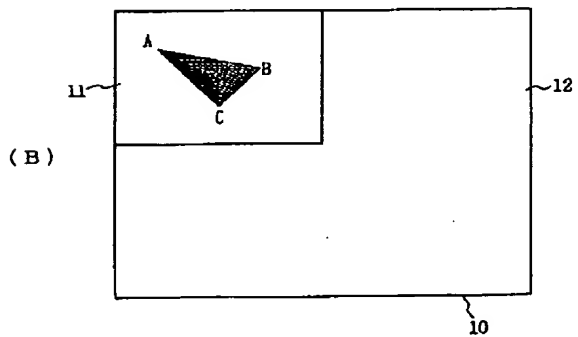


(A)



(B)

図11 3次元ポリゴンにフオンシェーディングをする際のメモリ領域



(B)

図12 3次元ポリゴンにテクスチャマッピングした後フオンシェーディングする際のメモリ領域

【公報種別】特許法第17条の2の規定による補正の掲載
【部門区分】第6部門第2区分
【発行日】平成14年7月10日(2002.7.10)

【公開番号】特開平9-166975
【公開日】平成9年6月24日(1997.6.24)
【年通号数】公開特許公報9-1670
【出願番号】特願平7-348098

【国際特許分類第7版】

G09G 5/36 510

【FI】

G09G 5/36 510 V

【手続補正書】

【提出日】平成14年4月5日(2002.4.5)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項1】 画像生成装置であって、
画像メモリと、
前記画像メモリのディスプレイ領域に、所定の複数の画素モードのうちのいずれかの画素モードに対応したデータを書き込む画像生成プロセッサと、
前記ディスプレイ領域に記憶されたデータを読み込んで、読み込んだデータの画素モードを判定し、前記判定された画素モードに対応した所定の処理を行ない出力画像を作成する画像出力プロセッサとを備える画像生成装置。

【請求項2】 前記複数の画素モードは、第1、第2、第3、第4画素モードを含み、前記第1画素モードでは、前記画像生成プロセッサは前記ディスプレイ領域にRGB値を書き込むとともに、前記画像出力プロセッサは前記RGB値に基づいて出力画像を作成し、前記第2画素モードでは、前記画像生成プロセッサは前記ディスプレイ領域にテクスチャアドレスを書き込むとともに、前記画像出力プロセッサは前記テクスチャアドレスに基づいて前記画像メモリからテクスチャデータを読み込んで出力画像を作成し、前記第3画素モードでは、前記画像生成プロセッサは前記ディスプレイ領域にポリゴンの頂点の法線ベクトルのデータを書き込むとともに、前記画像出力プロセッサは前記法線ベクトルと所定の光源ベクトルとの内積値に基づいて出力画像を作成し、前記第4画素モードでは、前記画像生成プロセッサは前記ディスプレイ領域にテクスチャアドレスおよびポリゴンの頂点の法線ベクトルのデータを書き込むとともに、前記画像出力プロセッサは、前記テクスチャアドレスに基づいて前記画像メモリからテクスチャデータを読み込むとともに

に、前記法線ベクトルと所定の光源ベクトルとの内積値を算出し、前記テクスチャデータと前記内積値との積算値に基づいて出力画像を作成する、請求項1記載の画像生成装置。

【請求項3】 前記画像出力プロセッサは、
前記画像メモリから読み込まれたデータのモードを判定するモード判定回路と、
前記テクスチャアドレスを前記画像メモリに出力する回路と、

前記法線ベクトルと前記所定の光源ベクトルとの内積を求めるインナープロダクト回路と、
前記インナープロダクト回路の出力と前記RGB値とをかける積算回路と、

前記RGB値と、前記テクスチャデータと、前記インナープロダクト回路の出力データと、前記積算回路の出力データとが入力され、前記モード判定回路により判定されたモードに対応するデータを選択的に出力するデータセレクト回路と、を含む、請求項2記載の画像生成装置。

【請求項4】 前記テクスチャアドレスを前記画像メモリに出力する回路は、リードアドレスジェネレータを含む、請求項3記載の画像生成装置。

【請求項5】 画像生成方法であって、
画像メモリのディスプレイ領域に、所定の複数の画素モードのうちのいずれかの画素モードに対応したデータを書き込む処理と、
前記ディスプレイ領域に記憶されたデータの画素モードを判定し、前記判定された画素モードに対応した所定の処理を行ない出力画像を作成する処理と
を実行する画像生成方法。

【請求項6】 前記複数の画素モードは、第1乃至第4画素モードを含み、前記第1画素モードでは、前記ディスプレイ領域にRGB値を書き込むとともに、前記RGB値に基づいて出力画像を作成し、前記第2画素モードでは、前記ディスプレイ領域にテクスチャアドレスを書き込むとともに、前記テクスチャアドレスに基づいて前記画像メモリからテクスチャデータを読み込んで出力画像を作

成し、前記第3画素モードでは、前記ディスプレイ領域にポリゴンの頂点の法線ベクトルのデータを書き込むとともに、前記法線ベクトルと所定の光源ベクトルとの内積値に基づいて出力画像を作成し、前記第4画素モードでは、前記ディスプレイ領域にテクスチャアドレスおよびポリゴンの頂点の法線ベクトルのデータを書き込み、前記テクスチャアドレスに基づいて前記画像メモリからテクスチャデータを読み込み、前記法線ベクトルと光源ベクトルとの内積値を算出し、前記テクスチャデータと前記内積値との積算値に基づいて出力画像を作成する、請求項5記載の画像生成方法。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0016

【補正方法】変更

【補正内容】

【0016】

【課題を解決するための手段】上記課題に対応した本発明の画像生成装置は、画像メモリと、前記画像メモリのディスプレイ領域に、所定の複数の画素モードのうちのいずれかの画素モードに対応したデータを書き込む画像生成プロセッサと、前記ディスプレイ領域に記憶されたデータを読み込んで、読み込んだデータの画素モードを判定し、前記判定された画素モードに対応した所定の処理を行ない出力画像を作成する画像出力プロセッサとを備える、ことを特徴とする。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0017

【補正方法】変更

【補正内容】

【0017】上記画像生成装置において、前記複数の画素モードは、第1、第2、第3、第4画素モードを含み、前記第1画素モードでは、前記画像生成プロセッサは前記ディスプレイ領域にRGB値を書き込むとともに、前記画像出力プロセッサは前記RGB値に基づいて出力画像を作成し、前記第2画素モードでは、前記画像生成プロセッサは前記ディスプレイ領域にテクスチャアドレスを書き込むとともに、前記画像出力プロセッサは前記テクスチャアドレスに基づいて前記画像メモリからテクスチャデータを読み込んで出力画像を作成し、前記第3画素モードでは、前記画像生成プロセッサは前記ディスプレイ領域にポリゴンの頂点の法線ベクトルのデータを書き込むとともに、前記画像出力プロセッサは前記法線ベクトルと所定の光源ベクトルとの内積値に基づいて出力画像を作成し、前記第4画素モードでは、前記画像生成プロセッサは前記ディスプレイ領域にテクスチャアドレスおよびポリゴンの頂点の法線ベクトルのデータを書き込むとともに、前記画像出力プロセッサは、前記テクスチャアドレスに基づいて前記画像メモリからテクスチャ

データを読み込むとともに、前記法線ベクトルと所定の光源ベクトルとの内積値を算出し、前記テクスチャデータと前記内積値との積算値に基づいて出力画像を作成するようにすることができる。また、前記画像出力プロセッサが、前記画像メモリから読み込まれたデータのモードを判定するモード判定回路と、前記テクスチャアドレスを前記画像メモリに出力する回路と、前記法線ベクトルと前記所定の光源ベクトルとの内積を求めるインナープロダクト回路と、前記インナープロダクト回路の出力と前記RGB値とをかける積算回路と、前記RGB値と、前記テクスチャデータと、前記インナープロダクト回路の出力データと、前記積算回路の出力データとが入力され、前記モード判定回路により判定されたモードに対応するデータを選択的に出力するデータセレクト回路と、を含むようにすることもできる。さらに、前記テクスチャアドレスを前記画像メモリに出力する回路が、リードアドレスジェネレータを含むようにしてもよい。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0018

【補正方法】変更

【補正内容】

【0018】上記課題に対応した本発明の画像生成方法は、画像メモリのディスプレイ領域に、所定の複数の画素モードのうちのいずれかの画素モードに対応したデータを書き込む処理と、前記ディスプレイ領域に記憶されたデータの画素モードを判定し、前記判定された画素モードに対応した所定の処理を行ない出力画像を作成する処理とを実行することを特徴とする。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0019

【補正方法】変更

【補正内容】

【0019】上記画像生成方法において、前記複数の画素モードは、第1乃至第4画素モードを含み、前記第1画素モードでは、前記ディスプレイ領域にRGB値を書き込むとともに、前記RGB値に基づいて出力画像を作成し、前記第2画素モードでは、前記ディスプレイ領域にテクスチャアドレスを書き込むとともに、前記テクスチャアドレスに基づいて前記画像メモリからテクスチャデータを読み込んで出力画像を作成し、前記第3画素モードでは、前記ディスプレイ領域にポリゴンの頂点の法線ベクトルのデータを書き込むとともに、前記法線ベクトルと所定の光源ベクトルとの内積値に基づいて出力画像を作成し、前記第4画素モードでは、前記ディスプレイ領域にテクスチャアドレスおよびポリゴンの頂点の法線ベクトルのデータを書き込み、前記テクスチャアドレスに基づいて前記画像メモリからテクスチャデータを読み込み、前記法線ベクトルと光源ベクトルとの内積値を算

出し、前記テクスチャデータと前記内積値との積算値に基づいて出力画像を作成するようにすることができる。

【手続補正 6】

【補正対象書類名】明細書

【補正対象項目名】0035

【補正方法】変更

【補正内容】

【0035】

【発明の効果】以上のように本発明の画像生成装置または画像生成方法によれば、不必要なデータ処理を軽減することができる。

【手続補正 7】

【補正対象書類名】明細書

【補正対象項目名】0036

【補正方法】削除